

第4章 コンピュータの原理



4.1 デジタルコンピュータ

4.2 コンピュータの基本構成

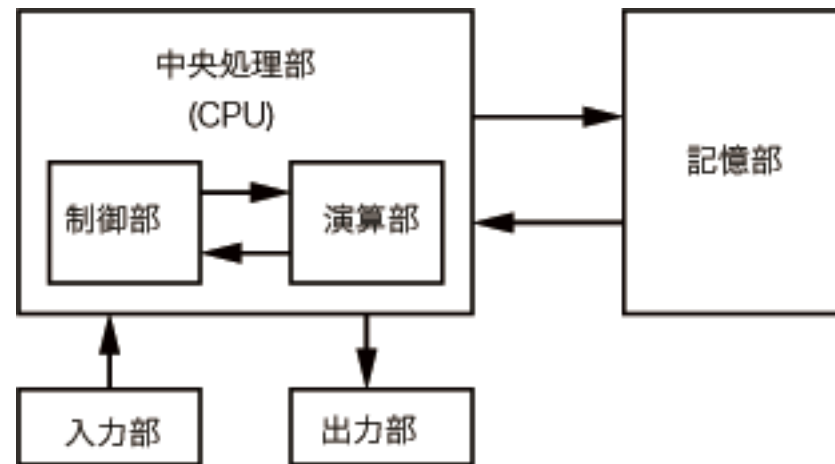


図41 コンピュータの構成

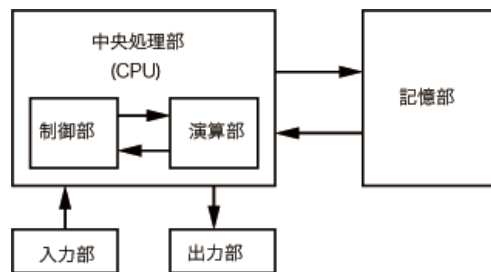


図41 コンピュータの構成

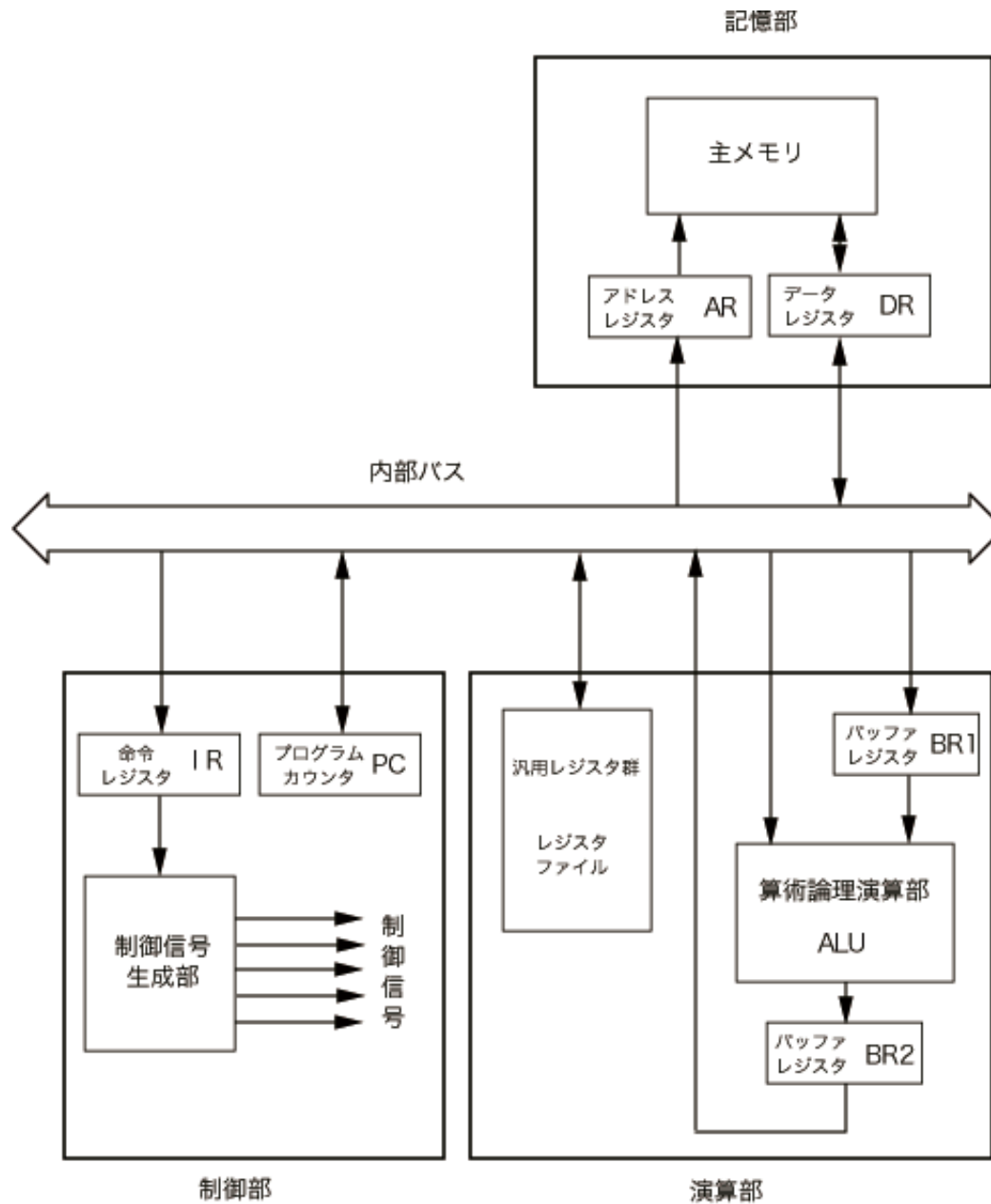


図42 中央処理部の基本構成

4.3 データの表現

表 41 2、8、10、16進数での表示

10進数	2進数	8進数	16進数
00	0000	00	0
01	0001	01	1
02	0010	02	2
03	0011	03	3
04	0100	04	4
05	0101	05	5
06	0110	06	6
07	0111	07	7
08	1000	10	8
09	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

4.3 データの表現

表42 符号付き2進数示

	符号-絶対値	1の補数	2の補数
+7	0111	0111	0111
+6	0110	0110	0110
+5	0101	0101	0101
+4	0100	0100	0100
+3	0011	0011	0011
+2	0010	0010	0010
+1	0001	0001	0001
+0	0000	0000	0000
-0	1000	1111	—
-1	1001	1110	1111
-2	1010	1101	1110
-3	1011	1100	1101
-4	1100	1011	1100
-5	1101	1010	1011
-6	1110	1001	1010
-7	1111	1000	1001
-8	—	—	1000

4.3 データの表現

表43 ASCII符号

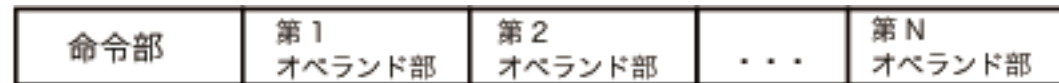
下位 4ビット	上位3ビット							
	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(8	H	X	h	x
1001	HT	EM)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[k	{
1100	FF	FS	,	<	L	\	l	
1101	CR	GS	-	=	M]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

4.3 データの表現

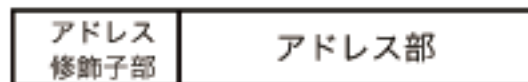
表44 ASCII制御文字の意味

NUL	Null	DLE	Data link escape
SOH	Start of heading	DC1	Device control 1
STX	Start of text	DC2	Device control 2
ETX	End of text	DC3	Device control 3
EOT	End of transmission	DC4	Device control 4
ENQ	Enquiry	NAK	Negative acknowledge
ACK	Acknowledge	SYN	Synchronous idle
BEL	Bell	ETB	End of transmission block
BS	Backspace	CAN	Cancel
HT	Horizontal tab	EM	End of medium
LF	Line feed	SUB	Substitute
VT	Vertical tab	ESC	Escape
FF	Form feed	FS	File separator
CR	Carriage return	GS	Group separator
SO	Shift out	RS	Record separator
SI	Shift in	US	Unit separator
SP	Space	DEL	Delete

4.4 アドレスの表現



(a) 命令語



(b) オペランド部

図43 命令語の形式

4.4 アドレスの表現

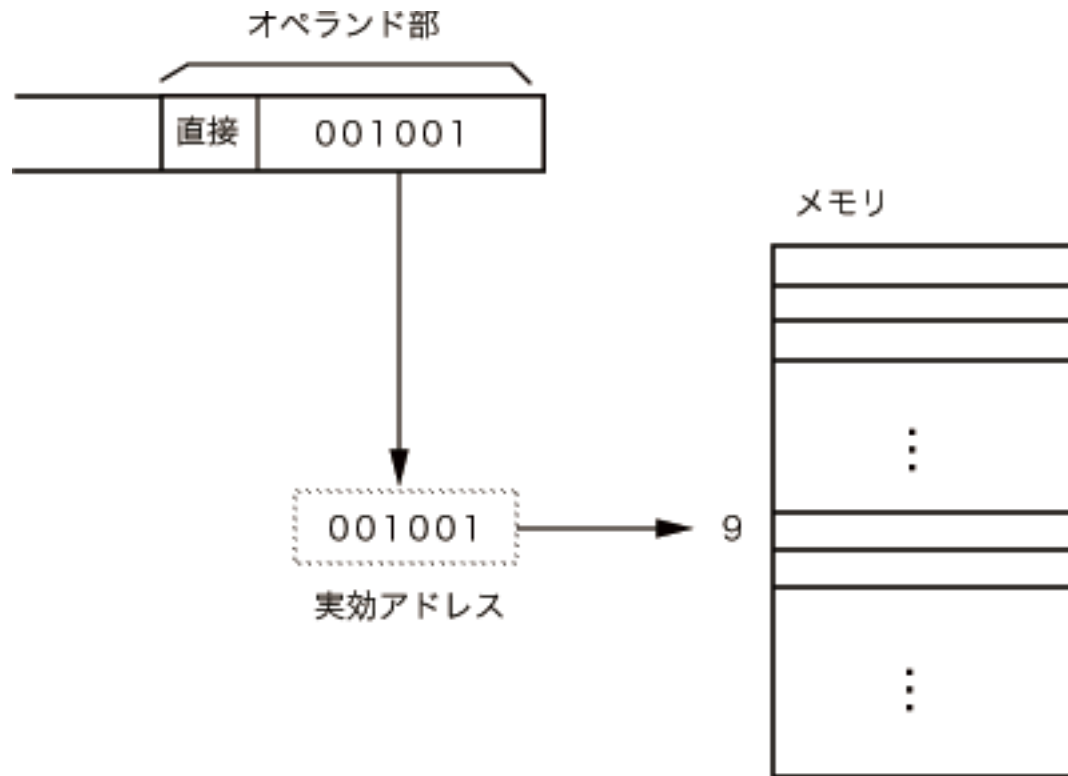


図44 直接アドレス方式

4.4 アドレスの表現

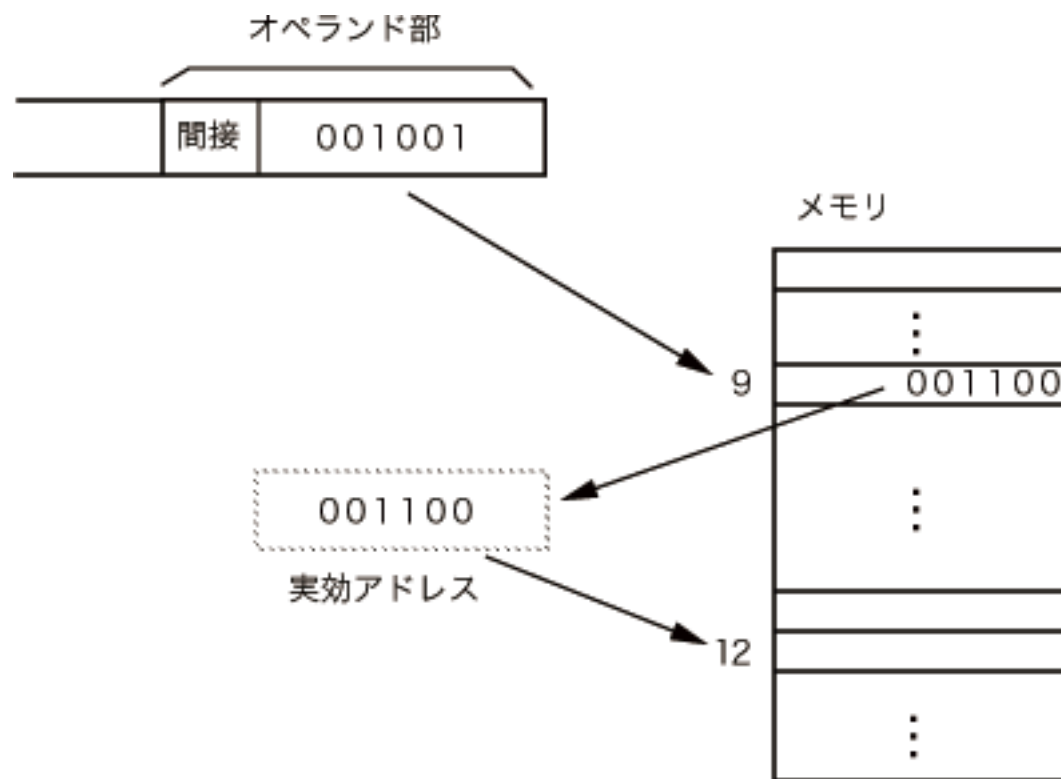


図45 間接アドレス方式

4.4 アドレスの表現

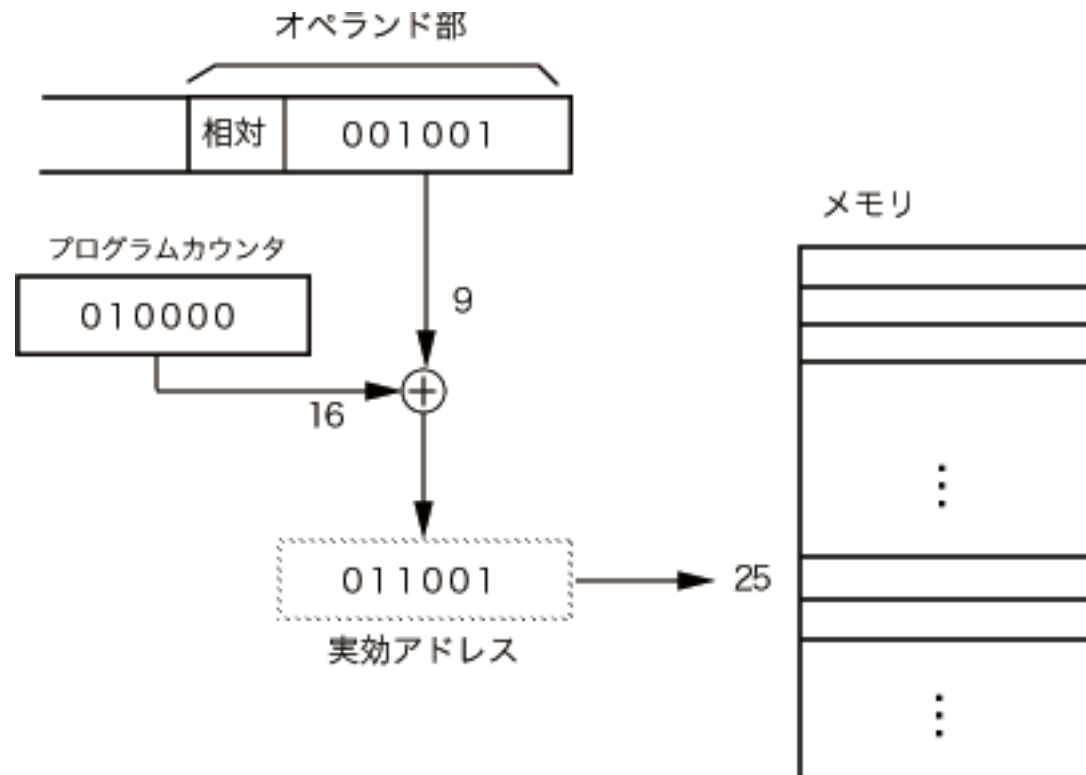


図46 相対アドレス方式

4.4 アドレスの表現

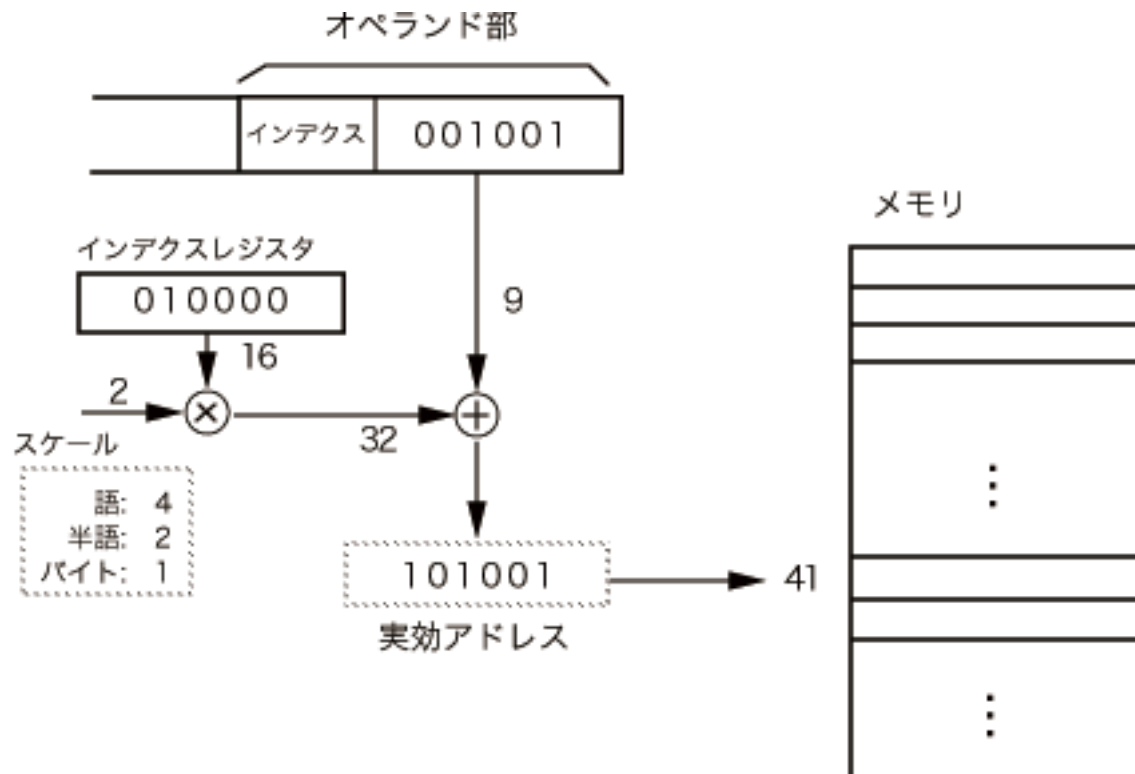


図47 インデクスアドレス方式

4.4 アドレスの表現

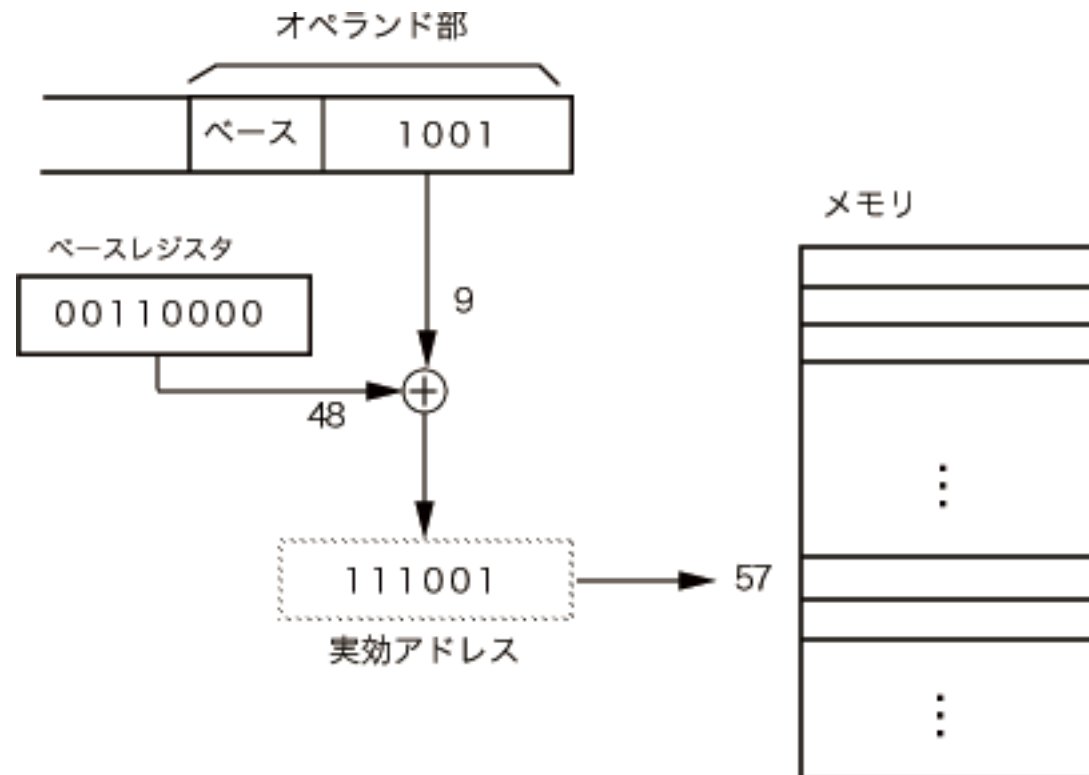
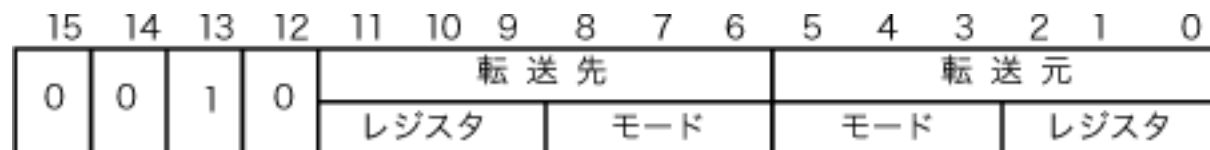


図48 ベースアドレス方式

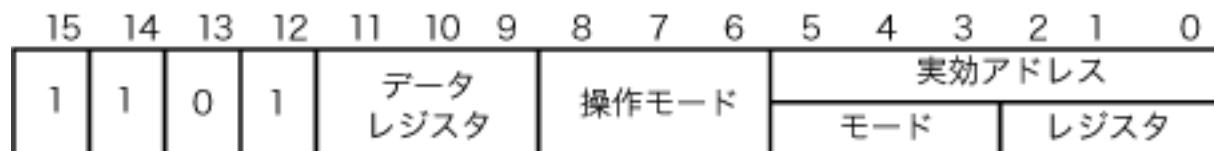
4.4 アドレスの表現



(a) MOVE Long

図4.9 MC62020の命令形式

4.4 アドレスの表現



操作モード:		000	バイト	}	動作	$D_n \leftarrow D_n + M(EA)$
		001	ワード			
		010	ロング			
		100	バイト	}	動作	$M(EA) \leftarrow D_n + M(EA)$
		101	ワード			
		110	ロング			

(b) ADD

図4.9 MC62020の命令形式

4.4 アドレスの表現

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	1	1	0	0	0	0	0	8ビット ディスプレイスメント							
8ビット ディスプレイスメント = $(00)_{16}$ なら16ビットディスプレイスメント															
8ビット ディスプレイスメント = $(FF)_{16}$ なら32ビットディスプレイスメント															

(c) BRA (Branch Always)

図4.9 MC62020の命令形式